PATENT ABSTRACTS OF JAPAN

(11)Publication number:

09-090426

(43) Date of publication of application: 04.04.1997

(51)Int.CI.

G02F 1/136 H01L 29/786

(21)Application number: 07-273554

(71)Applicant: DAINIPPON PRINTING CO LTD

(22) Date of filing:

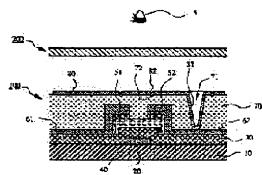
27.09.1995

(72)Inventor: [CHIMURA KOJI

(54) THIN-FILM TRANSISTOR SUBSTRATE AND ITS PRODUCTION

(57) Abstract:

PROBLEM TO BE SOLVED: To make it possible to produce a thinfilm transistor(TFT) substrate used for an active matrix liquid crystal display device of reflection type with a simple process. SOLUTION: The TFTs (20, 30, 40, 51, 52, 51, 62) are formed on a substrate 10 and, thereafter, an insulating layer 70 consisting of a photosensitive polyimide resin is formed. Next, contact holes 71 of the depth arriving at drain electrodes 62 are formed in part of this insulating layer 70 and fine rugged structures 72 for roughening the surface of the insulating layer 70 are formed. A conductive layer 80 is 💵 formed by vapor deposition or sputtering thereon, by which the reflection type display electrode layer is constituted. As a result, a contact hole forming stage and a surface roughening stage are made simultaneously executable without using a resist.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

Japanese Publication of Unexamined Patent Application No. 9-90426/1997 (Tokukaihei 9-90426)

A. Relevance of the Above-Identified Document

This document has relevance to <u>claims 1, 13, 28, 43, 53 and 55</u> of the present application.

B. <u>Translation of the Relevant Passages of the Document</u>

[0013]

[EMBODIMENT OF THE PRESENT INVENTION]

A thin film transistor substrate of the present invention includes a plurality of thin film transistors arranged thereon in matrix form, insulating layer made of insulating resin having photosensitivity (photosensitive polyimide resin, for example) formed over the thin film transistors, and a reflective-type display electrode layer formed over the insulating layer. As described, by adopting photosensitive resin for the material of the insulating layer, it is possible to form a contact hole in very simple manner. Namely, as the insulating layer itself has photosensitivity, by subjecting the insulating layer itself to the exposure/developing using the photomask having the contact hole pattern,

PAGE 2

the contact hole can be formed with ease. Therefore, the process of forming/separating the resist layer or etching process as required in the conventional method are not needed. By forming an electrically conductive layer after forming the contact hole, it is possible to form the reflective-type display electrode layer by the above insulating layer, and further by the electrically conductive layer in the contact hole, lines for drain electrodes and source electrodes can be formed.

[0014]

Additionally, it is possible to form the contact hole and fine uneven structure suited for irregular reflective light on the surface of the insulating layer as well as the contact hole exposing/developing the insulating layer photosensitive resin using a photomask provided with a contact hole pattern and fine uneven pattern. Further, by forming on this insulating layer electrically conductive layer whose thickness selected so that the trace of the fine structure remains on the surface, and forming the reflective-type display electrode layer corresponding each thin film transistor by the resulting electrically conductive layer, the reflective-type

PAGE 3

display electrode layer having coarse surface suited for irregular reflection can be realized. In this way, the fine uneven structure can be formed in the same process of forming the contact hole, the additional process for making the surface coarse as required in the conventional method can be omitted.

. . .

[0028]

By adopting the exposure developing using the photomask 350, it is possible to obtain the structure of Figure 6 (the structure having a contact hole 71 and a fine uneven structure 72) directly from the structure of Figure 3. Thus, the sandblasting process, etc., as required in the conventional method can be eliminated. Then, by forming an electrically conductive layer 80 by the vapor deposition sputtering, a thin film transistor substrate 100 as illustrated in Figure 1 can be realized. embodiment, aluminum is adopted the electrically conductive layer 80 in thickness in a range of 0.1 to 0.2 μm . The thickness of the electrically conductive layer 80 is not particularly limited as long as the trace of the fine uneven structure 72 on the insulating layer 70 remains on the surface as the fine uneven structure 82. In general,

PAGE 4

when adopting the sandblasting method to form the fine uneven structure, it is difficult to obtain uniform distribution of the uneven section, and the size of the uneven section is liable to vary partially. contrast, with the method of preparing the fine uneven structure of the present invention, it is possible to control the size of the uneven section with ease. Namely, by suitably adjusting a shielding section 330 or its distribution to be formed on the photomask 350, it is possible to provide the fine uneven structure with uniform distribution, or to purposely provide a uneven structure with unique distribution. Further, the size of the fine uneven structure can be freely adjusted, and it is possible to form a display electrode with suitable coarse surface according to use.

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP) (12)

公開特許公報

· 分期 (A)

(11)特許出版公院番号

特開平9-90426

(43)公開日 平成9年(1997)4月4日

H01L 29/786	G02F 1/136	(51) Int.Cl.*
	500	鐵別紀号
		庁内整理番号
HOLL 29/78	G02F	FI
29/78	1/136	
6 1 9 A	500	
		技術表示實際

審査請求 未請求 請求項の数5 FD (全 8 頁)

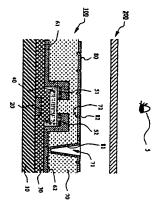
(21) 出责等与	数 平7-273554	(71)出版人 000002897	000002897
(22) H(38) H	平成7年(1995) 9月27日		東京都新宿区市谷加賀町一丁目1番1号
		1100000	東京都斯僧区市谷加賀町一丁目1番1号
			大日本印刷株式会社内
		(74)代理人	(74)代理人 弁理士 志村 浩
		-	

(54)【発明の名称】 #順トランジスタ基板およびその製造方法

(57) [景約]

【課題】 反射型のアクティブマトリックス型液品ディスプレイ装置に利用される薄膜トランジスタ基板を単純なプロセスで製造する。

【解決手段】 基版10上に薄膜トランジスタ(20,30、40、51、52、61、62)を形成した後、源光性のポリイミド財際からなる絶縁間70を形成する。次にフォトマスクを用いた露光現象を行い、絶縁間20一部にドレイン常橋62に違する深さのコンタクトボール71を形成するとさめに構造72を形成する。その上に導流間80を蒸煙やスパッタリングにより形成し、反射型表示態層を構成する。コンタクトボール形成工程と相面加工工程とを、レジストを用いることなしに同時に実行できる。



【特許額水の低阻】

【請求項1】 基板と、この基板上にマトリックス状に 配別された多数の薄膜トランジスタと、この薄膜トランジスタに アフタ上に形成された絶縁層と、各薄膜トランジスタに ジスタ上に形成された絶縁層と、各薄膜トランジスタに 対応して前記絶縁層上にそれぞれ形成された反射型表示電極層が、それぞ 電極層と、を備え、前記各反射型表示電極層が、それぞ 電極層と、を備え、前記名反射型表示電極層が、それぞ 電極関と、を備え、前記名で対象ではカースを作して、 対応する薄膜トランジスタのドレイン電極もしくはソース電極に接続されている薄膜トランジスタ基板におい

的記憶練測を感光性をもった絶縁性的脂によって構成したことを特徴とする沸膜トランジスタ基板。 「結本には、「結本に、ここなら、共戦、こ、、ここには、「

【辯求項2】 - 鯖求項1に記載の薄膜トランジスを基板において、

総縁期の表面に、光の乱反射に適した微細凹凸構造が形成され、この絶縁期上に形成された反射型表示電極期が、前記微細凹凸構造の痕跡が表面に残る程度の厚みをもった時電洞から構成されていることを特徴とする沸膜トランジスタ基板。

【請求項3】 基板上にマトリックス状に配列された多 ii 数の薄膜トランジスタを形成する段階と、

薄膜トランジスタを形成した前記葉板上に、感光性をもった絶縁性制筋からなる絶縁層を形成する段階と、 各薄膜トランジスタのドレイン電極もしくはソース電極 に対する配線を行うコンタクトホールを形成するための コンタクトホール用バターンを打するフォトマスクを用 いて、前記絶縁順を靄光する段階と、

戯光後の絶縁層を現像し、絶縁層の一部にコンタクトボールを形成する段階と、

現像後の総縁層の表面に考定層を形成し、この準度層に より、各薄膜トランジスタに対応した反射型表示電極層 と、コンタクトボールを介して削記反射型表示電極層を と、コンタクトボールを介して削記反射型表示電極層を 対応する沸膜トランジスタのドレイン電極もしくはソー ス電極に接続する配偏層と、を形成する段階と、

を打することを特徴とする薄膜トランジスタ基板の製造 方法。

を持携ドランジスタのドレイン電極もしてはソース種を 各薄膜ドランジスタのドレイン電極もしてはソース種板 に対する配線を行うコンタクトホールを形成するための コンタクトホール用パターンと、光の見反射に適した数 細凹凸構造を前記絶縁層の表面に形成するための微細凹 凸構造用パターンと、を有するフォトマスクを用いて、 前記絶縁層を義光する段階と、

魏光後の絶縁層を現像し、この絶縁層の一部にコンタクトホールを形成するとともに、この絶縁層の表面に微細凹凸構造を形成する段階と、

現像後の絶縁層の表面に、微細凹凸構造の痕跡が表面に、39

残る程度の厚みをもった葬稿層を形成し、この葬稿層に より、各薄膜トランジスタに対応した反射型表示電筋層 と、コンタクトホールを介して前記反射型表示電ケ層と、コンタクトホールを介して前記反射型表示電ケ層を 対応する薄膜トランジスタのドレイン電極もしくはソース電極に接続する配線層と、を形成する段階と、

 を有することを特徴とする薄膜トランジスタ基板の製造

駅光性をもった絶縁性的脂として、駅光性のポリイミド 切脂を用いたことを特徴とする薄膜トランジスタ基版も しくはその製造方法。

【発明の詳細な説明】

[1000]

【発明の属する技術分野】本発明は、薄膜トランジスタ基板およびその製造方法に関し、特に、反射型のアクティブマトリックス型液晶ディスプレイ装置に利用される 薄膜トランジスタ基板およびその製造方法に関する。 【0002】

口本が低下するという問題がある。 確保する必要があるため、画素の有効面積、すなわち間 し、また、これらトランジスタ素子に対する配線領域を に多数のトランジスタ素子を配置するための領域を確保 能動素子をマトリックス状に配列した基板を用い、各両 型ディスプレイ装置は、薄膜トランジスタに代表される プレイ装置は、階調性や応答性に優れているが、基板上 プレイ装置に比べて、アクティブマトリックス型ディス とに駆動を行うものである。単純マトリックス型ディス 設け、それぞれの配線の交差部分により1面素を形成す ディスプレイ装置は、液晶層をはさんで、一方の基板に に用いられている液晶ディスプレイ装置は、単純マトリ 素にそれぞれ1個ずつトランジスタを対応させて画素ご ディスプレイ装置とに大別される。単純マトリックス型 ックス型ディスプレイ装置とアクティブマトリックス型 レイ装置が広く利用されるに至っている。現在、一般的 るものである。これに対して、アクティブマトリックス 無政方向の配職を設け、他方の其板に水平方向の配線を パンコン、ポケットテレビなどの製品に、液晶ディスプ 【従来の技術】近年、ワードプロセッサ、ラップトップ

(4) 【0003】ディスプレイ装置において別日本が低下すると、全体的に明くなり、祝認性が低下することになる。このような問題を解決する一年決として、いわゆるバックライト(光源)を内蔵させて視野を明るくする方法が知られており、多くのアクティブマトリックス型ディスプレイ装置において、この方法が利用されている。しかしながら、バックライトを内蔵させると、それだけ薄膜トランジスタ基版全体が大きくなり重量も明くなり、小型軽量化という需要に応えることができなくなる。

|表面に 94 【0004】このような閉口本の低下という問題を解決

2

特別平9-90426

せることができる。 域に表示電極層を形成することができ、表示電極層の面 から透過光を得る必要はない。このため、基板上のトラ この反射型のディスプレイ装置では、観測者間からの光 権を大きく確保することが可能になり、閉口率を向上さ の反射強度に基づいて画像表示を行うため、基板背面側 ンジスタ素子の形成領域や配線層の形成領域に頂なる領 ィブマトリックス型ディスプレイ装置が知られている。 する別な手法として、反射型表示電極層を用いるアクテ

フォトマスクを用いて、このレジスト層を露光し、更に 乾燥、赭光、現像、エッチング、レジスト層の刺繍、ヒ クトホールを閉口し、レジスト層を刺離除去する工程が なる。通常は、絶縁層上にレジスト層を形成し、所定の いった諸エ程からなり、製造にコストと時間を要するこ 用いたフォトリソグラフィエ程は、レジスト液の塗布、 現像し、続いてエッチング処理を施すことによりコンタ レイン電極もしくはソース電極に接続する工程が必要に 示電極層は、絶縁層上に形成されるため、絶縁層にコン 工程が若平複雑になるという問題がある。すなわち、表 型のアクティブマトリックス型ディスプレイ装置は、階 行われている。しかしながら、このようなレジスト層を タクトホールを閉口し、表示危極層をトランジスタのド することが可能であるが、薄膜トランジスタ基板の製造 ディスプレイ装置の利点をもちつつ、高い周口本を確保 調性や応答性に優れるというアクティブマトリックス型 **【発明が解決しようとする課題】上述したように、反射**

開示されている。しかしながら、これらの方法を実施す 39 を形成し、その上に反射型表示電極層を形成する方法が **闽にサンドグラスト処理を指すことにより数細凹凸構造** 表面に微細凹凸構造を形成する方法が開示されている。 的な絶縁関を形成することにより、反射型表示電極関の ジスタ基板と絶縁層との間に島状のスターンをもつ付加 とえば、特別平5ー23246号公根には、薄膜トラン の付加的処理が必要になる。このような処理として、た また、特開平5ー281539号公報には、絶縁層の表 常極層の上面を散乱反射が起こる程度の相面にするため アクティブマトリックス型ディスプレイ装置では、表示 前反射が起こる程度の平坦面となる。そこで、反射型の や蒸脊法で金属層を形成すると、この金属層の表面は鏡 なる。したがって、平坦な絶縁層上にスパッタリング法 導体プレーナプロセスで成膜された層の上面は平坦面と 示釈極関からの反射光がそのまま画素の光にして観測さ 影するプロジェクタタイプのものとは異なる)では、表 ディスプレイ装置の中でもいわゆる直視タイプのもの に、ある程度の知面にしておく心理がある。一般に、半 れるため、表示電極層の表面は散乱反射が生じるよう (内限で直接観察するもの:スクリーンなどに画像を投 【0006】また、反射型のアクティブマトリックス型

> 必要になるという問題がある。 るには、いずれも付加的な工程が必要になり、また、均 一な微細凹凸構造を形成するには、非常に高度な技術が

を提供することを目的とする。 そのような製造方法が適用可能な薄膜トランジスタ基板 リックス型液晶ディスプレイ装置に利用される薄膜トラ ンジスタ基板を単純なプロセスで製造する方法、および 【0007】そこで本発明は、反射型のアクティブマト

【課題を解決するための手段】

したものである。 いて、絶縁周を感光性をもった絶縁性樹脂によって構成 反射型表示電極層と、を備え、各反射型表示電極層が、 ソース危険に接続されている薄膜トランジスタ基板にお て、対応する消膜トランジスタのドレイン危極もしへは それぞれ絶縁層に形成されたコンタクトホールを介し トランジスタに対応して絶縁層上にそれぞれ形成された この薄膜トランジスタ上に形成された絶縁層と、各薄膜 トリックス状に配列された多数の薄膜トランジスタと、 本発明の第1の態様は、基板と、この基板上にマ

るようにしたものである。 構造の痕跡が表面に残る程度の厚みをもった導像層とす の絶縁層上に形成される反射型表示電極層を、微細凹凸 の態様に係る薄膜トランジスタ基板において、絶縁層の 表面に、光の乱反射に適した微細凹凸構造を形成し、こ 【0009】(2) 本発明の第2の態様は、上述の第1

対応する沸膜トランジスタのドレイン危障もしくはソー ス電極に接続する配線層と、を形成する段階と、を行う 極潤と、コンタクトホールを介して反射型表示電極期を 関により、各薄膜トランジスタに対応した反射型表示徴 タクトホール用バターンを有するフォトマスクを用い **原トランジスタのドレイン低極もしへはソース無極に対** と、薄膜トランジスタを形成した基板上に、感光性をも ようにしたものである。 て、絶縁周を腐光する段階と、腐光後の絶縁周を現像 する配線を行うコンタクトホールを形成するためのコン った絶縁性制脂からなる絶縁層を形成する段階と、各溝 状に配列された多数の薄膜トランジスタを形成する段階 ジスタ基板の製造方法において、基板上にマトリックス し、絶縁層の一部にコンタクトホールを形成する段階 【0010】(3) 本発明の第3の態様は、拷膜トラン 現像後の絶縁層の表面に導電層を形成し、この導電

タクトホール用パターンと、光の乱反射に適した微細凹 する配線を行うコンタクトホールを形成するためのコン **類トランジスタのドレイン電極もしくはソース電極に対** ジスタ基板の製造方法において、基板上にマトリックス った絶縁性樹脂からなる絶縁層を形成する段階と、各港 と、薄膜トランジスタを形成した基板上に、感光性をも 状に配列された多数の薄膜トランジスタを形成する段階 【0011】(4) 本発明の第4の態様は、薄膜トラン

> する配線層と、を形成する段階と、を行うようにしたも タクトホールを介して反射型表示電極層を対応する薄膜 **薄膜トランジスタに対応した反射型表示電極層と、コン** の厚みをもった導竜層を形成し、この導竜層により、各 絶縁期の表面に、微細凹凸構造の痕跡が表面に残る程度 緑層の表面に微細凹凸構造を形成する段階と、現像後の の一部にコンタクトホールを形成するとともに、この絶 **腐光する段階と、露光後の絶縁層を現像し、この絶縁層** バターンと、を有するフォトマスクを用いて、絶縁層を 凸構造を絶縁層の表面に形成するための微細凹凸構造用 トランジスタのドレイン電極もしくはソース電極に接続

感光性のポリイミド樹脂を用いるようにしたものであ 製造方法において、感光性をもった絶縁性樹脂として、 〜第4の態様に係る薄膜トランジスタ基板もしくはその 【0012】(5) 本発明の第5の態様は、上述の第1

示電極層を構成することができ、更に、コンタクトホー に対する配線を行うことができる。 ル内の導航層により、ドレイン航極もしへはソース銘極 た後に導無層を形成すれば、この導無層により反射緊要 行う必要はない。こうして、コンタクトホールを形成し に、レジスト層を形成/銅鑵したり、エッチング処理を 10 クトホールを形成することが可能になる。従来のよう マスクを用いて、絶縁層自身を露光現像すれば、コンタ するため、コンタクトホール用パターンを有するフォト 単純化される。すなわち、絶縁層それ自身が感光性を有 構成すれば、コンタクトホールを形成する工程は非常に 構造をもつ。このように、絶縁層を感光性樹脂によって れ、この絶縁層の上に各反射型表示電極層が形成された えば、感光性ポリイミド樹脂)によって絶縁層が形成さ 状に配され、その上に感光性をもった絶縁性樹脂(たじ 板は、基板上に多数の薄膜トランジスタがマトリックス **【発明の実施の形態】本発明に係る薄膜トランジスタ基**

従来のような相面加工のための付加的な処理は不要にな 成工程と同時に微細凹凸構造の形成工程が行えるため、 反射型表示電極層が実現できる。コンタクトホールの形 を構成すれば、表面が乱反射に適した相面構造を有する 残る程度の厚みをもった導電層を形成し、この導電層に ば、コンタクトホールの形成とともに、絶縁層の表面 凹凸構造用パターンとを有するフォトマスクを用いて、 より、各薄膜トランジスタに対応した反射型表示電極層 できる。この絶縁層上に、微細凹凸構造の痕跡が表面に に、光の乱反射に適した微細凹凸構造を形成することが 感光性樹脂からなる絶縁層に対する露光、現像を行え 【0014】また、ロンタクトホール用バターンに資価

【実施例】以下、本発明を図示する実施例に基づいて説 🕫

構成することになる。すなわち、導電層80は、この配 微細凹凸構造82として現れている。 おり、この微細凹凸構造72は、導電層80の上面にも 絶縁層70の上面には、微細凹凸構造72が形成されて 袋屋81を介してドレイン無礙の2に伝統されている.. トホール71の内部に形成された部分は、配線層81を したものである。絶縁関70には、コンタクトホール7 し、更にその上に絶縁層70を介して導電層80を形成 1、ドレイン電極62からなる薄膜トランジスタを形成 ル関40、不純物ドープ関51, 52、ソース航極6 に、ゲート電板20、ゲート絶録周30、非導体チャネ 基板100は、ガラスなどの材質からなる基板10上 り、両基板間には液晶が充填される。薄膜トランジスタ 基板100と対向基板200とによって構成されてお 図である。このディスプレイ装置は、薄膜トランジスタ クス型ディスプレイ装置の1画素分の構造を示す簡断面 明する。図1は、一般的な反射型のアクティブマトリッ | が閉口されており、準熱層80のうち、このコンタク

スタにおける「ドレイン電板」および「ソース電極」な ン焦級6.2に接続されているが、一般にFETトランジ 膜トランジスタの実施例についても、水光明は同様に適 て「ドレイン電極」と「ソース電極」とを入れ換えた薄 換性を有するものである。したがって、本実施例におい る名称は、電流の方向を考慮して定めたものであり、中 【0016】なお、この実施例では準常層80がドレイ

の特徴である。図1には、1画素に相当する部分のみが **構をもった表示電極層を構成することにより開口率を高** になるので、配線層81を介して、導電層80に対する 6 1 ヒドレイン無極6 2 との間で電荷の出し入れが可能 示されているが、実際には、基板10上には多数の薄膜 めることができる点が、反射型の薄膜トランジス々基板 面積を占有することが可能である。このように、広い値 成領域の上方に形成することができるので、かなりばい 形成領域やソース電板61あるいはゲート電板20の形 おり、この反射型表示電極層80は、薄膜トランジス々 牌についても同じ符号80で示すことにする。 閉示のと することになり、以下の説明では、この反射型表示動機 一ト電極20の常圧を制御することにより、ソース電極 1枚の反射型表示電極層が1画素の表示に用いられるこ ンジスタに対応した反射型表示電機圏80が形成され、 トランジスタがマトリックス状に配列され、個々のトラ ち、絶縁層70の上面部分に形成されている主体部分 常荷の出し入れが行われることになる。 導電層80のう 【0017】この図1に示す消膜トランジスタでは、ゲ (配線暦81以外の部分) は、反射型表示電極層を構成

接触を得るための層である。また、絶縁層70は、反射 ス糖原61およびドレイン無原62に対してオーミック 【0018】なお、不純物ドーブ周51, 52は、ソー

型表示電極層80と薄膜トランジスタとの絶縁を確保す るとともに、薄膜トランジスタを保護する保護膜として

の液晶の光学的な配向が変化し、シャッターとしての機 射して視点5において観察されることになる。 した粗菌となっているため、上方から入射した光は乱反 2によって、反射型表示電極層80の上面は乱反射に適 化し、画像表示が行われることになる。微細凹凸構造8 て、反射型表示無極間80から何られる反射光強度が変 の視点5から観察した場合、個々の液晶の配向に基づい 能を果たすことになる。このディスプレイ装置を、上方 10 対向基板200との間に印加される電圧に基づいて、こ 間には液晶が充填されており、反射型表示電極層80と る。薄膜トランジスタ基板100と対向基板200との に対する対向電極として機能する導電性の透明基板であ 【0019】对向基板200は、反射型表示電極開80

に微細凹凸構造72を形成するためには、たとえば、サ 2 を形成し、導電層80を蒸費あるいはスパッタリング ンドプラスト法などにより微小粒子を絶縁層70の表面 10 【化3】 するという工程を行っていた。また、絶縁周70の表面 0に対するエッチングを行った後に、レジスト層を刺繍 マスクを用いてこのレジスト間を闊光現像し、絶縁間で に、絶縁関70上にレジスト関を形成し、所定のフォト うに、従来は、コンタクトホール7 1を閉口するため などの方法で成長するのが「数的である。既に述べたよ 期口するとともに、絶縁層70の表面に微細凹凸構造7 0を形成し、この絶縁関70にコンタクトホール71を **限トランジスタを形成した後、基板上の全面に絶縁層7** ランジスタ基板100を製造するには、基板10上に漕 【0020】この図1に示すような構造をもった薄膜ト

なわち、フォトマスク300を用いた腐光を行うと、邁 の樹脂に感光性を付与した樹脂を用いることもできる。 ガ型の感光性を示すため、遮光部320が形成すべきコ は、感光性ポリイミド樹脂の他にも、エポキシ樹脂、ア 光郎320を除く領域に光が照射されることになり、フ ンタクトホール71の上面パターンに対応している。す る。この実施例で用いている感光性ポリイミド樹脂はネ マスク300は、透光部310と遮光部320とからな .上雨にフォトマスク300をのせ、腐光を行う。フォト クリル樹脂、垣状オレフィン樹脂、ノボラック樹脂など 【0026】続いて、図4に示すように、絶縁層70の を示している。このような感光性の絶縁性樹脂として =

> 程を図2~図7に示す何断面図を参照しなから説明す 工程を単純化した点にある。以下、本発明に係る製造工 った絶縁性樹脂によって構成することにより、コンタク トホール71の閉口工程および微細凹凸構造72の形成 【0021】本発明の特徴は、絶縁周70を懸光性をも

る。この実施例では、次のような化学式で示される感光 性のポリイミド樹脂によって絶縁層70を構成してい 感光性をもった絶縁性樹脂からなる絶縁期70を形成す 膜トランジスタを形成し、続いて、図3に示すように、 【0022】まず、図2に示すように、基板10上に期

(13)

なお、この化学式において「R.」で示されている基は [0024]

ンタクトホール71が形成される。このように、本発明 蔽された領域が現像液に溶解し、図5に示すように、 することが可能になる。 うにレジスト層を形成したり剥離したりする工程を省略 0に対する現像を行えば、遮光部320によって光が遮 では、絶縁関70自身が感光性を有するため、従来のよ

に、微細凹凸構造72を同時形成することも可能であ も、本発明では、コンタクトホール71の形成ととも 膜トランジスタ基板100の構造が実現できる。もっと やスパッタリング法によって形成すれば、図1に示す簿 し、図6に示す構造を得て、更に、導電層80を蒸着法 を用いて、絶縁層70の表面に微細凹凸構造72を形成 【0027】この後、従来のように、サンドプラスト法

オトマスク300を除去して、現像液を用いて絶縁層7g

ル71を形成するためのコンタクトホール用パターンで されている。ここで、遮光部320は、コンタクトホー る。そのためには、図7に示すようなフォトマスク35 0、遮光部330によって構成されている点が明瞭に示 ク350の上面図であり、過光部310、適光部32 0を用いて腐光を行えばよい。図8は、このフォトマス

道72を形成するために適当な大きさとする必要があ は直径20μm程度の円形パターンとしている。また、 み3~5 μm程度の絶縁層7 0 に対して、遮光部 3 2 0 よっても最適な寸法は変化するが、この実施例では、厚 めの微細凹凸構造用バターンである。遺光部320の寸 り、この実施例では、直径2μm程度の円形パターンと 遠光部330の寸法は、光の乱反射に適した微細凹凸構 きさとする必要があり、絶縁層70の厚みや現像速度に 法は、コンタクトホール71を形成するために適当な大 あり、遮光部330は、微細凹凸構造72を形成するた

粛光現像を行えば、図3に示す構造から直ちに図6に示 ともに、最適な現像時間を設定する必要がある。 適なパターンをもったフォトマスク350を用意すると 【0028】このように、フォトマスク350を用いた

に薄膜トランジスタ基板100を量産する場合には、原

によっても左右されるので、本発明の方法によって実際

ル71や微細凹凸構造72の大きさや形状は、現像時間 している。もちろん、実際に形成されるコンタクトホー

の後、蒸煮法やスパッタリング法によって導電層80を 構造が実現できる。この実施例では、アルミニウムを導 形成すれば、図1に示す海膜トランジスタ基板100の サンドプラスト法などの付加的な工程は不要になる。こ μm程度である。もっとも、導電層80の厚みは、絶縁 転期80として用いており、その厚みは0.1~0.2 を有する構造)を得ることができるので、従来のように が構造(コンタクトホール71および教籍四凸構造72

応じた最適な表面相さをもった表示電極を形成すること 造の大きさも自由に設定することが可能であり、用途に 形成することも可能である。また、形成する数細凹凸層 であるし、意図的に特殊な分布をもった微細凹凸構造を 均一な分布をもった微細凹凸構造を形成することも可能 光部330の大きさや分布を適宜設定することにより、 を形成すれば、凹凸の大小を簡単に制御することができ なる。これに対して、本発明の方法により微細凹凸構造 とが困難であり、部分的に凹凸の大きさが変動しやすく にしてもかまわない。一般に、サンドプラスト法によっ 造82として残る程度の厚みであれば、どのような厚み る。すなわち、用いるフォトマスク350に形成する遺 て微細凹凸構造を形成すると、均一な凹凸分布を得るこ 関70上の微細凹凸構造72の痕跡が表面に微細凹凸構

なく、この他にも種々の態様で実施可能である。たとえ、タタ 説明したが、本発明はこの実施例に限定されるものでは 【0029】以上、本発明を図示する実施例に基づいて

> のや、いわゆるチャネル保護タイプの消膜トランジスタ を用いたものにも同様に適用することが可能である。 が、本発明は、顧スタカ製消膜トランジスタを用いたも プの逆スタカ緊湃膜トランジスタを用いた例を示した は、上述の実施例では、バックチャネルエッチングタイ [0030]

示電極層の数細凹凸構造の形成を単純なプロセスで行う ことができるようになる。 ようにしたため、コンタクトホールの形成や、反射盟妻 ンジスタ基板の絶縁層に、感光性の絶縁性樹脂を用いる 【発明の効果】以上のとおり本発明によれば、薄膜トラ

【図面の簡単な説明】

イスプレイ装置の1画素分の構造を示す倒断前図であ 【図1】一般的な反射型のアクティブマトリックス型デ

を示す側断面図である。 【図2】基板10上に薄膜トランジスタを形成した状態

ためる。 樹脂からなる絶縁関70を形成した状態を示す側断面図 【図3】図2に示す状態において、更に膨光性の絶縁性

微細凹凸構造72を形成した状態を示す側断面図であ クトホール71を形成した状態を示す他断而図である。 を用いて露光を行う工程を示す開断面図である。 【図6】図5に示す状態において、絶験四70の上面に 【図5】図4に示す露光工程の後に現像を行い、コンケ 【図4】図3に示す状態において、フォトマスク300

凹凸構造72とを同時に形成するための露光を行う工程 を示す側断面図である。 オトマスク350を用い、コンタクトホール71と数細 【図7】図4に示すフォトマスク300の代わりに、

【図8】図7に示すフォトマスク350の上面図でめ

【符号の説明】

5…提点

10…其疾

20…ゲート総数

40…半導体チャネル関 30…ゲート部領閥

51,52…不純物ドープ期

61…ソース低極

6 2…ドレムン紙巻

71…コンタクトホール 7 0 …絶縁層

7 2…数細凹凸構造

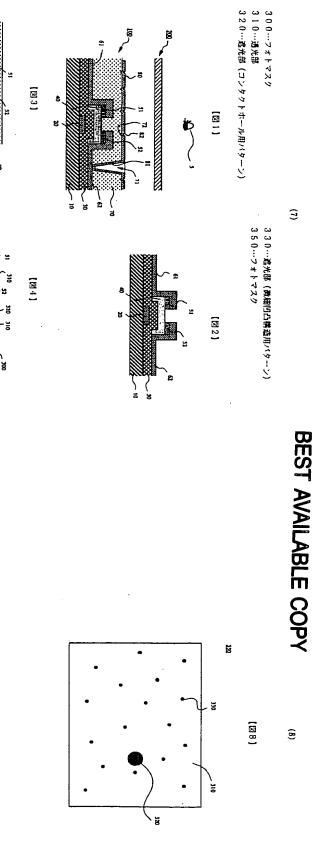
8 0 …導氣間,反射型表示低極層

8 1…配線層

82…微細凹凸構造

2 0 0 … 対向基板 100…沸膜トランジスタ基板 6

纬明平9-90426



[四5]

[图6]

[2]7]